

一种峰值电流模式下的轻载高效 Buck 转换器设计

杨林才,冯全源

(西南交通大学 微电子研究所,四川 成都 610031)

摘 要: 提出了一种峰值电流模式 PWM 下的轻载高效 Buck DC-DC 控制方案,该方案采用了峰值电流开关和采样保持电路,实现宽负载范围内很高的转换效率.其中峰值电流开关用以检测负载电流大小,作为轻载或者重载模式的判定;采样保持电路会在轻载模式下工作,通过控制误差信号的变化量来循环开启或者关闭转换器,完成对转换器的开关频率调制.采用 $0.5\ \mu\text{m}$ BCD 工艺,仿真结果显示在输入电压 12 V,输出电压 3.3 V 下,最高有 96% 的转换效率,而在 10 mA 负载下依然能保持 80.3% 的转换效率.

关键词: DC-DC; 采样保持; 轻载高效; 峰值电流模式

中图分类号: TN43

文献标识码: A

文章编号: 1000-7180(2014)01-0160-04

Design of Light-load and High Efficiency Buck DC-DC Converters Based on Peak Current Mode

YANG Lin-cai, FENG Quan-yuan

(Institute of Microelectronics, Southwest Jiaotong University, Chengdu 610031, China)

Abstract: A buck DC-DC control method based on peak current mode is proposed in this paper with improved light-load efficiency. This method use peak current switch and sample hold circuits to achieve high efficiency within wide load current range. According to load current conditions, the peak current switch determines light-load or heavy load. Under the light-load conditions, through controlling the variation of error signal, the sample hold circuits turn on or turn off the converter cyclically to obtain switching frequency modulation. Based on $0.5\ \mu\text{m}$ BCD process, the simulation results shows that under the condition of 12 V input and 3.3 V output, the maximum efficiency can be up to 96% and it can keep 80.3% at 10 mA of load current.

Key words: DC-DC; sample hold; light-load and high efficiency; peak current mode

1 引言

Buck 型 DC-DC 转换器芯片广泛用于各类消费电子产品中,其转换效率决定了对电能的利用率.而在待机功耗方面,要求转换器在非常轻的负载下做到很高的转换效率,才能最大程度的增加电池使用时间.一个高性能的转换器能在宽负载电流范围内实现高效率能量转换,通常做法是在重载时采用脉冲宽度调制(PWM)方式,效率非常高,纹波非常小;而在轻载时采用脉冲频率调制(PFM)方式^[1-4],虽

然纹波较大,但通过降低开关频率,大大减小开关损耗,转换效率很高.为了让转换器能根据负载大小自由地在 PWM 和 PFM 方式下切换,传统的做法是选择零电流开关 ZCS 和突发模式 Burst^[5-6]. ZCS 开关能在电感电流过零时进入轻载模式,但在某些场合应用下,如开关频率较高、电感值较大的场合,电感电流的纹波很小,即使负载很轻,由于电感电流没有过零,而工作在电感电流连续模式(CCM)的效率比轻载模式下要低.传统的轻载 Burst 模式具有休眠周期,能很好地降低开关损耗,但在系统唤醒时,

收稿日期: 2013-02-18; 修回日期: 2013-04-23

基金项目: 国家自然科学基金重大项目(60990320, 60990323); 国家高技术研究发展计划(“八六三”计划)重大项目(2012AA012305); 国家自然科学基金项目(61271090); 四川省科技支撑计划项目(2012GZ0101)

会进行多次开关动作,一定程度上增加了开关损耗。

本文提出一种全新的轻载高效控制方案,采用峰值电流开关 PCS 和采样保持 SH 模式,实现宽负载范围内高的转换效率。

2 轻载高效控制方案设计

图 1 是采用峰值电流开关 PCS 和采样保持 SH 电路的 Buck DC-DC 转换器架构图。在传统的峰值电流 PWM 环路上,加入了轻载时的检测以及控制

电路。整体思想是负载电流下降时,电感电流峰值也随之下降,当电感电流峰值低于某一门限值时,采样当前时刻误差放大器的输出 V_{C0} ,并用一个电容保持,同时将振荡器关闭,转换器停止开关动作,输出电压逐渐降低,误差放大器输出 V_C 逐渐升高,当 $V_C - V_{C0} > 0.1 \text{ V}$ 时,迟滞比较器输出唤醒信号,使能振荡器正常工作,这样转换器又开始开关动作, PWM 比较器控制电感电流峰值,若电感电流峰值仍然低于门限值,则周期性地重复上述过程。

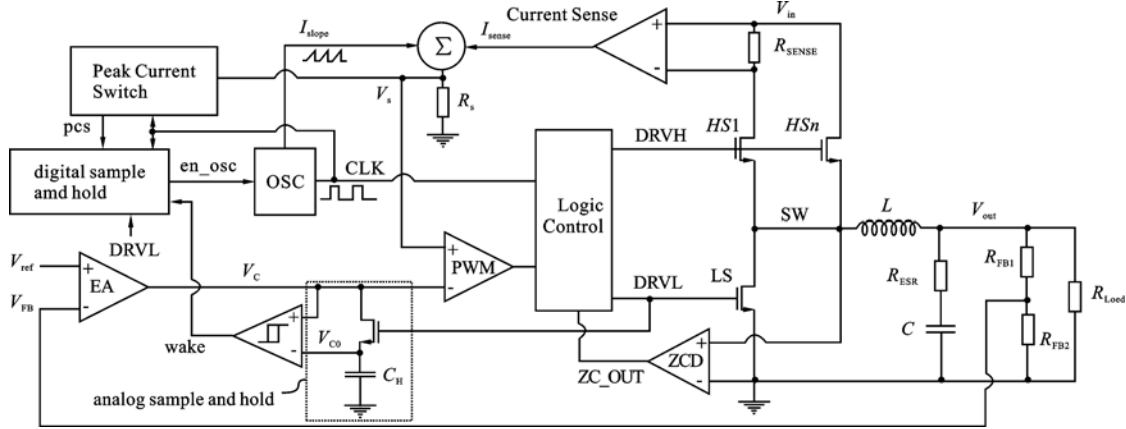


图 1 采用峰值电流开关和采样保持电路的 Buck DC-DC 转换器架构

2.1 峰值电流开关 PCS 模块设计

图 2 所示为峰值电流开关 PCS 模块,电流检测的输出信号 V_S 与一个固定门限电压 V_{TH} 进行比较,得到的 A 信号再与时钟 CLK 一起输入到 RS 锁存器中,产生一个周期性的峰值电流开关信号 pcs。

图 3 是峰值电流开关模块所有信号的波形, V_S 是高端电流检测信号,在电感电流连续模式下, V_S 为 0 代表高端功率管关闭,低端功率管打开。在重载时, V_S 大于 V_{TH} ,在低端功率管打开 ($DRVL=1$) 且 CLK 为低电平期间 (Δt_1), pcs 为低电平;在轻载时, V_S 小于 V_{TH} ,图中的横向虚线表示振荡器关闭的时间段,亦是转换器停止开关动作进入休眠状态的时间段,可见所有的轻载周期 (Δt_2) 下, pcs 都是高电平。周期性的 pcs 信号将输入到数字信号采样和保持模块中。

由图 1 中得到 V_S 的电路,可以将 V_S 写成下式:

$$V_S = I_{slope} R_S + I_{sense} R_S \quad (1)$$

式中, I_{slope} 是斜坡补偿电流, I_{sense} 是电流检测放大器的输出电流, I_{sense} 与电感电流 I_L 的关系如下:

$$I_{sense} = \frac{1}{N} I_L \quad (2)$$

式中, N 是图 1 中形成电流镜结构的高端功率管个

数之比。当峰值电流开关触发时, V_S 小于等于 V_{TH} ,再根据式(1)和式(2),可知峰值电流开关触发时的电感电流峰值 $I_{L,peak}$:

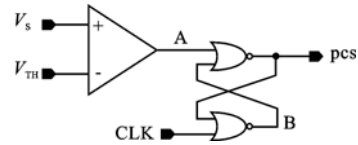


图 2 峰值电流开关模块

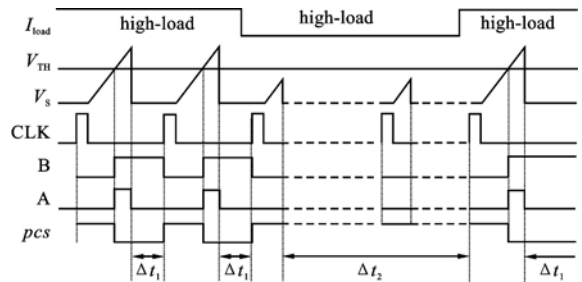


图 3 峰值电流开关模块输出波形

$$I_{L,peak} \leq N \cdot \left(\frac{V_{TH}}{R_S} - I_{slope} \right) \quad (3)$$

负载电流 I_{load} 和电感电流峰值的关系如下^[5]:

$$I_{load} = \frac{I_{L,peak}^2 \cdot L \cdot F_{SW}}{2V_{out} \left(1 - \frac{V_{out}}{V_{in}} \right)} \quad (4)$$

式中, F_{sw} 是转换器的开关频率, 式(3)代入式(4)中, 得到峰值电流开关触发时的负载电流大小:

$$I_{load} \leq \frac{N^2 \cdot L \cdot F_{sw}}{2V_{out} \left(1 - \frac{V_{out}}{V_{in}}\right)} \cdot \left(\frac{V_{TH}}{R_s} - I_{slope}\right)^2 \quad (5)$$

可见, 门限电压 V_{TH} 实际上对应了一个负载电流门限, 当负载电流小于式(5)时, 峰值电流开关触发, 启动轻载模式。

2.2 数字采样和保持模块设计

数字采样和保持模块用于处理峰值电流开关信号 pcs, 接收唤醒信号 wake, 输出振荡器使能信号 en_osc, 如图 4 所示。

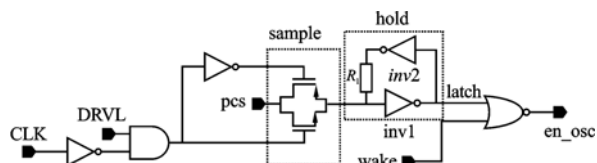


图 4 数字采样和保持模块

根据 2.1 节中周期性 pcs 信号的特点, 即低端功率管打开 ($DRVL = 1$) 且 CLK 为低电平期间 (Δt_1), pcs=0 表示重载模式, 而 pcs=1 表示轻载模式。故在图 4 中设计了一个传输门, 传输门只在 Δt_1 时间段内打开, pcs 信号通过传输门进入一个锁存单元。锁存单元输出信号 latch 和唤醒信号 wake 共同决定振荡器的开或者关。当 wake=0 时, 如果 latch=0, 轻载模式, 则 en_osc=1, 关闭振荡器; 当 wake=1 时, 即便 latch=1, 也有 en_osc=0, 打开振荡器, 唤醒转换器, 转换器开始开关动作后 wake=0。在轻载下, 上述过程将不断重复。

2.3 模拟采样和保持模块设计

图 1 中的虚线框标注了模拟采样和保持模块的简化结构, 但注意到采样保持电容 C_H 会影响到误差放大器的输出阻抗, 甚至对环路补偿造成影响, 故需要将误差放大器输出 V_C 与电容 C_H 进行隔离。在图 5 中, 通过两组完全一样的模拟电平转换电路实现了 V_C 与电容 C_H 的隔离, 对 C_H 的充放电将由电流源 I_1 和 MP_1 管进行。

模拟采样和保持模块的工作原理是: 当转换器开关动作时, 传输管 MN_1 会在低端功率管开启时导通, $V_{C0_shift} = V_{C_shift}$, 迟滞比较器输出 wake=0。由 2.2 节知道, wake=0 且处于轻载时, 振荡器关闭, 低端功率管亦关闭, $DRVL=0$, MN_1 关闭, 由于转换器不工作, 经过一段时间 (与负载大小有关), 输出电压 V_{out} 逐渐下降, 误差放大器输出 V_C 逐渐上升。当 $V_{C_shift} - V_{C0_shift} > 0.1$ V 时, 迟滞比较器输出 wake=

1, 该信号会强制打开振荡器, 并在低端功率管开启时, 同时打开 MN_1 , 电容 C_H 重新采样 V_C , 使 $V_{C0_shift} = V_{C_shift}$, 而 wake=0, 峰值电流开关模块又继续检测负载。

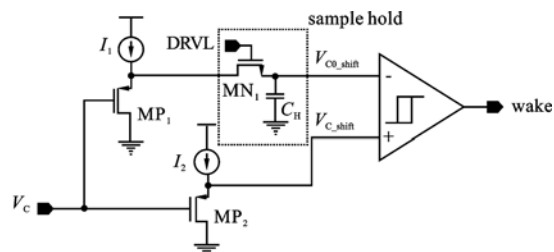


图 5 模拟采样和保持模块

3 仿真结果

采用 0.5 μm BCD 工艺进行仿真, 所设计的 Buck DC-DC 转换器静态功耗 500 μA , 振荡器频率 500 kHz, 引脚键合阻抗 5 m Ω , 高端功率管导通电阻 70 m Ω , 低端功率管导通电阻 30 m Ω ; 应用场合是 $V_{in} = 4 \sim 16$ V, $V_{out} = 1 \sim 13$ V, $L = 4.7$ μH , $C = 44$ μF , 电容寄生电阻 $R_{ESR} = 5$ m Ω 。

在输入电压 12 V, 输出电压 3.3 V 下, 图 6 所示为负载 20 mA 下的仿真波形, 可见负载非常轻时开关频率很低, 而输出电压纹波只有 25 mV。

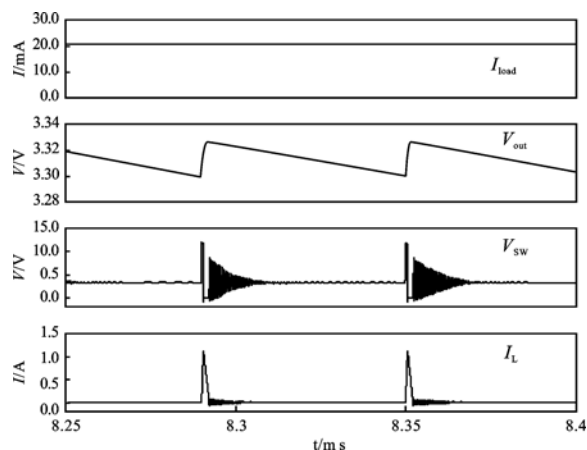


图 6 $V_{in} = 12$ V, $V_{out} = 3.3$ V, $I_{load} = 20$ mA 的波形

图 7 中显示了采样保持电路的控制情况, 通过采样保持电路和迟滞比较器控制 V_C 变化量为 0.1 V, 当 V_C 变化量达到 0.1 V 时, 使能振荡器工作, 时钟触发转换器工作。采样保持电路在电感电流到 0, 即低端功率管恰好关闭时, 将 V_C 的最小值进行了保持。

图 8 所示为转换器效率仿真结果, 统计了负载从 1 mA 到 3 A 范围内的效率。可见在输入电压 12 V, 输出电压 3.3 V 下, 负载 10 mA 时仍有 80.3%

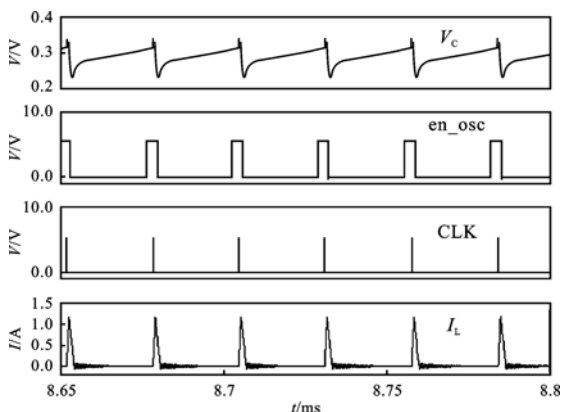


图 7 采样保持电路控制波形

的转换效率,而在 1.5 A 负载时有最高达 96% 的效率.

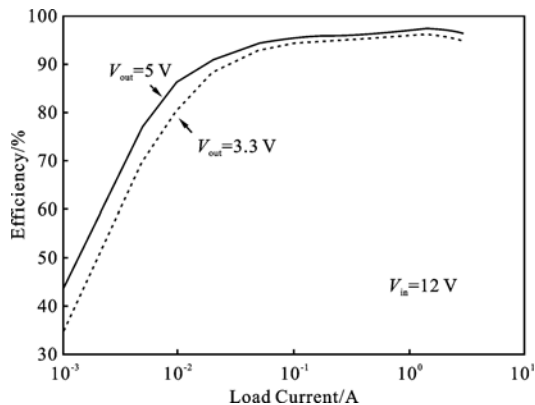


图 8 转换效率的仿真结果

表 1 是本文得到的结果与参考文献对比情况.在轻载 100 mA 时,本文得到的效率为 94.2%,大大高于文献[1]中的 87.5%和文献[3]中的 88%,但电压纹波会比文献[3]中大 10 mV.在重载 1 A 时,本文得到的效率为 95.6%,与文献[3]中的效率几乎相同,比文献[1]有所改善.

表 1 与参考文献的性能对比

参数	文献[1]	文献[3]	本文
电感 / μH	10	1	4.7
输出电容/ μF	44	50	44
电容寄生电阻 $R_{\text{ESR}}/\text{m}\Omega$	/	1	5
CCM 频率/kHz	340	500	500
静态电流/ μA	450	/	500
效率 @ 100 mA, $V_{\text{in}}=12\text{ V}$, $V_{\text{out}}=3.3\text{ V}/\%$	87.5	88	94.2
电压纹波@ 100 mA/mV	/	20	30
效率 @ 1 A, $V_{\text{in}}=12\text{ V}$, $V_{\text{out}}=3.3\text{ V}/\%$	92	95	95.6
电压纹波@ 1 A/mV	16	12	7

4 结束语

本文提出了一种采用峰值电流开关和采样保持模式的 Buck DC-DC 转换器设计,它根据负载大小迅速调节转换器的工作模式,在宽负载下获得很高的转换效率,且轻载下输出电压纹波也比较小.对于在低功耗场合应用的 Buck DC-DC 转换器有很好的实用价值.

参考文献:

- [1] Lai Xinquan, Zeng Huali, Ye Qiang, et al. Design of high efficiency dual-mode buck DC-DC converter[J]. Journal of Semiconductors, 2010,31(11):11-50.
- [2] Kaushik Bhattacharyya, Pradip Mandal. A dynamically reconfigurable NRTI switched-capacitor-based hybrid DC - DC converter suitable for embedded applications[J]. Microelectron- ics Journal, 2011, 42(2): 422-431.
- [3] Jaber A Abu Qahouq, Osama Abdel-Rahman, Lilly Huang Issa Batarseh. On load adaptive control of voltage regulators for power managed loads: Control Schemes to Improve Converter Efficiency and Performance[J]. IEEE Transactions on Power Electronics, 2007,22(5): 1806-1819
- [4] Huang Hongwei, Chen Kehong, Kuo Syyen. Dithering skip modulation, width and dead time controllers in highly efficiency DC-DC converters for system-on-chip applications[J]. IEEE Journal Solid-State Circuits, 2007, 42(11): 2451- 2465.
- [5] Chi-Lin Chen, Wei-Lun Hsieh, Wei-Jen Lai. A new PWM/PFM control technique for improving efficiency over wide load range[C]//IEEE 15th International Conference on Electronics Circuits and Systems. Jalien 's:IEEE,2008:962-965.
- [6] JingWang, Wenchao Gong, LenianHe. Design and implementation of high-efficiency and low-power DC-DC converter with PWM/PFM modes[C]// IEEE 7th International Conference on ASIC. USA: IEEE, 2007: 596-599.

作者简介:

杨林才 男,(1988—),硕士研究生.研究方向为模拟集成电路的研究与设计.

冯全源 男,(1963—),博士,教授,博士生导师.研究方向为数字、模拟及射频集成电路设计.